

発明の名称

圧電／電歪膜型素子及び製造方法

発明の背景および関連技術

【０００１】 本発明は、圧電／電歪素子に関する。より詳細には、各種アクチュエータや各種トランスデューサ、又は、周波数領域機能部品（フィルタ）、トランス等の振動子、共振子、発振子、ディスクリミネータ等の能動素子、あるいは、超音波センサ、加速度センサ、角速度センサ、衝撃センサ、質量センサ等の各種センサ用のセンサ素子、その他として利用することが出来る膜型の圧電／電歪素子に関する。

【０００２】 近年、インクジェットプリンタに使用されるプリントヘッドのインクポンプ等として圧電／電歪アクチュエータが利用されている、例えば、特開平６－４００３５号公報（以下、特許文献１という）には、図９及び図１０に示すような圧電／電歪アクチュエータを用いたインクジェットプリントヘッドの一例が開示されている。

【０００３】 インクジェットプリントヘッド１４０は、インクノズル部材１４２と圧電／電歪膜型アクチュエータ１４５とが接合一体化されることによって形成されており、圧電／電歪膜型アクチュエータ１４５内に形成されたキャビティ１４６に供給されたインクが、インクノズル部材１４２に設けられたノズル孔１５４を通じて、噴出されるようになっている。

【０００４】 より詳細には、圧電／電歪膜型アクチュエータ１４５は、基体部１４４（特許文献１においてセラミックス基体）と、基体部１４４に一体的に形成された作動部１７８（特許文献１において圧電／電歪素子）とで構成され、基体部１４４は、それぞれ薄肉の平板形状を呈する閉塞プレート１６６と接続プレート１６８が、スペーサプレート１７０を挟んで重ね合わされてなる構造をもつて一体的に形成されている。接続プレート１６８には、インクノズル部材１４２のオリフィスプレート１５０に形成された通孔１５６及びオリフィス孔１５８に

対応する位置に、第一の連通用開口部 172 及び第二の連通用開口部 174 が、それぞれ形成され、第一の連通用開口部 172 は、通孔 156 と略同一乃至若干大きめの内径とされている一方、第二の連通用開口部 174 は、オリフィス孔 158 よりも所定寸法大径とされている。スペーサプレート 170 には、長手矩形状の窓部 176 が、複数個形成されている。そして、それら各窓部 176 に対して、接続プレート 168 に設けられた各一つの第一の連通用開口部 172 及び第二の連通用開口部 174 が開口せしめられるように、かかるスペーサプレート 170 が接続プレート 168 に対して重ね合わされている。このスペーサプレート 170 における、接続プレート 168 が重ね合わされた側とは反対側の面には、閉塞プレート 166 が重ね合わされており、この閉塞プレート 166 にて、窓部 176 の開口が覆蓋されている。それによって、かかる基体部 144 の内部には、第一及び第二の連通用開口部 172、174 を通じて外部に連通されたキャビティ 146 が形成されている。

【0005】 上記圧電／電歪膜型アクチュエータ 145 は、作動部を小片を一つずつ接着して形成する必要がなく、接着にかかる従来の問題が軽減乃至防止され、優れた作動特性を安定して得ることが出来るとともに、容易に作製出来、コンパクト化が有利に図られるものである。

【0006】 このような構造をなし特徴を有する圧電／電歪膜型アクチュエータ 145 においては、近時、インクジェットプリンタの画質向上の追求に伴い、圧電／電歪アクチュエータには、より小型且つ高集積化が求められてきている。しかしながら、そうすると変位が小さくなり、必要量の液滴を打ち出せない、という問題が生じた。

発明の概要

【0007】 本発明は、このような従来技術の問題点に鑑みてなされたものであって、その目的とするところは、接着剤を用いて積層した構造を持たずに容易に高集積化が可能であり、更に、同一駆動電圧で、より大きな変位が得られ、応答速度が速く、発生力が大きい、優れた圧電／電歪膜型素子と、その製造方法を

提供することにある。上記問題に対し検討が進められた結果、圧電／電歪膜に残留する応力が、圧電／電歪材料本来の特性発現を阻み、十分な変位が発生出来ていないことが推定され、以下に示す発明に到達した。

【0008】 即ち、本発明によれば、基体部と、その基体部上に設けられ圧電／電歪膜と電極膜とで構成される作動部と、を備え、作動部の変位により作動する圧電／電歪膜型素子であって、作動部が、その最上層及び最下層が電極膜になるように交互に積層された圧電／電歪膜と電極膜とを有し、且つ、作動部と基体部とは焼成により一体化され、基体部が、チタン元素を含有するセラミックスで構成される圧電／電歪膜型素子が提供される。前記基体部は、前記作動部の最下層の電極膜により投影された投影部のチタン元素の含有量が、非投影部のチタン元素の含有量と異なる

【0009】 本発明に係る圧電／電歪膜型素子においては、基体部は、作動部の最下層の電極膜により投影された投影部のチタン元素の含有量が、非投影部のチタン元素の含有量と異なることが好ましい。そして、このとき、投影部のチタン元素の含有量が非投影部のチタン元素の含有量より多いことが好ましい。又、基体部は、作動部の最下層の電極膜により投影された投影部において、チタン元素を酸化チタン相当量で0.3～4質量％含有することが好ましい。更には、基体部を構成するセラミックスが、酸化ジルコニウムであることが好ましい。

【0010】 本発明に係る圧電／電歪膜型素子においては、基体部の厚さが2～10 μm であることが好ましい。又、電極膜が白金を主成分とする材料で構成されることが好ましく、電極膜は少なくとも基体部と接する最下層において緻密質であることが好ましい。更に、本発明に係る圧電／電歪膜型素子においては、作動部が圧電／電歪膜を2乃至4層有することが好ましい。

【0011】 次に、本発明によれば、以下に示す2つの圧電／電歪膜型素子の製造方法が提供される。圧電／電歪膜型素子の第1の製造方法（単に第1の製造方法ともいう）は、基体部と、基体部に設けられ圧電／電歪膜と電極膜とで構成される作動部と、を備え、作動部が、その最上層及び最下層が電極膜になるように交互に積層された圧電／電歪膜と電極膜とを有し、且つ、作動部と基体部とは焼成により一体化され、基体部が、チタン元素を含有するセラミックスで構成

される圧電／電歪膜型素子の製造方法であって、基体部と接する最下層の電極膜の材料として酸化チタンを0.3～8質量％含有する導体材料を用い、熱処理によって基体部にチタン元素を含有させる製造方法である。本発明に係る圧電／電歪膜型素子の第1の製造方法においては、電極膜の材料に含有される酸化チタンの平均粒子径は0.05～0.4 μm であることが好ましい。

【0012】 ヌ、圧電／電歪膜型素子の第2の製造方法（単に第2の製造方法ともいう）は、基体部と、基体部上に設けられ圧電／電歪膜と電極膜とで構成される作動部と、を備え、作動部が、その最上層及び最下層が電極膜になるように交互に積層された圧電／電歪膜と電極膜とを有し、且つ、作動部と基体部とは焼成により一体化され、基体部が、チタン元素を含有するセラミックスで構成される圧電／電歪膜型素子の製造方法であって、基体部が、予め酸化チタンを含有する材料で構成される製造方法である。尚、本明細書において、単に圧電／電歪膜型素子の製造方法というときには、上記第1の製造方法及び第2の製造方法の双方を指す。

図面の簡単な説明

図1は、本発明に係る圧電／電歪膜型素子の一実施形態を示す断面図である。

図2は、本発明に係る圧電／電歪膜型素子の一実施形態を示す断面図である。

図3は、本発明に係る圧電／電歪膜型素子の他の実施態様を示す断面図である。

図4は、本発明に係る圧電／電歪膜型素子の更に他の一実施態様を示す断面図である。

図5は、本発明に係る圧電／電歪膜型素子の構造を説明するための分解斜視図である。

図6は、本発明に係る圧電／電歪膜型素子の一実施例を示す図であり、図3に相当する実施態様の実際の一形状例を示す断面図である。

図7は、本発明に係る圧電／電歪膜型素子の一実施例を示す図であり、図3に相当する実施態様の実際の他の形状例を示す断面図である。

図8は、本発明に係る圧電／電歪膜型素子の一実施例を示す図であり、図3に

相当する実施態様の実際の更に他の形状例を示す断面図である。

図 9 は、従来のアクチュエータの他の一例を示す断面図である。

図 10 は、従来のソクチュエータの他の一例を示す図で、図 9 の A A' 断面図である。

図 11 は、実施例において作製した圧電／電歪膜型素子を示す断面図である。

図 12 は、図 11 に示される圧電／電歪膜型素子を更に部分拡大した断面図である。

図 13 は、実施例において静電容量を測定した際の 2 つの圧電／電歪膜の接続の態様（並列）を表す図である。

好ましい実施態様の説明

【0013】 以下、本発明に係る圧電／電歪膜型素子及び製造方法について実施の形態を具体的に説明するが、本発明は、これらに限定されて解釈されるものではなく、本発明の範囲を逸脱しない限りにおいて、当業者の知識に基づいて、種々の変更、修正、改良を加え得るものである。

【0014】 本発明は、作動部の変位によって作動する、若しくは作動部への応力印加によって作動する圧電／電歪膜型素子に関するものである。本発明に係る圧電／電歪膜型素子の構造は、セラミックスで構成される基体部と、その基体部上に設けられた作動部からなり、更に、その作動部は、圧電／電歪膜と電極膜とから構成される。

【0015】 本発明に係る圧電／電歪膜型素子においては、作動部が、その最上層及び最下層が電極膜になるように、交互に積層された圧電／電歪膜と電極膜とを有し、且つ、作動部と基体部とは焼成により一体化されており、基体部が、チタン元素を含有するところに特徴がある。ここで、作動部における電極膜の最上層乃至最下層とは、基体部側を下（方向）とする相対的な上下を意味し、下（方向）とは重力方向を意味するわけではない。これは、後述する下部の電極、上部の電極についても同様である。

【0016】 作動部と基体部とが焼成により一体化されてなる圧電／電歪膜型

素子では、圧電／電歪膜の焼成状態により特性の善し悪しが左右される。これは、圧電／電歪膜との焼結にかかる焼成収縮力が基体部にかかる、と、基体部がその収縮力を吸収出来ずに、圧電／電歪膜に大きな焼成応力が残存してしまうからである。本発明に係る圧電／電歪膜型素子は、基体部にチタン元素を所定量含有しているため、圧電／電歪膜の焼成温度程度の高温時に、外力によって適度に変形可能な性質となり、基体部に圧電／電歪膜との焼成一体化にかかる焼成収縮力がかかっても、基体部自体がその収縮力を吸収出来、圧電／電歪膜に大きな焼成応力を残留させることがない。従って、本発明に係る圧電／電歪膜型素子は、所謂バルク体と同様な材料特性を有する圧電／電歪膜で構成される素子になり得る。

【0017】 上記効果を生じ得る基体部に含有されるチタン元素は、基体部全体に均一に存在していても構わないが、その含有量は、作動部の最下層の電極膜により投影された投影部と非投影部とにおいて異なることが好ましい。より好ましくは、投影部が非投影部よりチタン元素の含有量が多い態様である。これは、基体部において、その果たす役割に応じてチタン元素の存在量を変えることが望まれるからである。即ち、最下層の電極膜が投影する部分のチタン元素含有量を多くすることにより、残留応力の小さい圧電／電歪膜が得られ、良好な材料特性に基づく大変位が発現出来、一方、非投影部のチタン元素量が小さいので、基体部の機械的強度を維持することが可能である。

【0018】 基体部に含有されるチタン元素の量は限定されるものではないが、好ましい含有量は、（作動部の）最下層の電極膜により投影された投影部において、酸化チタン相当量で0.3～4質量％であり、より好ましくは0.4～2.5質量％である。このような範囲は、圧電／電歪膜の組成に影響を与えることなく、上記効果がより大きなものとなるからである。尚、基体部の最下層の電極膜により投影された投影部とは、基体部と電極膜とが接する面に垂直で基体部とは反対の方向から、基体部の深さ方向に（内部に）向けて、作動部の最下層の電極膜の形状を投影したとき、その投影範囲に入る基体部の部分をいい、非投影部とは基体部の投影部以外をいう。

【0019】 基体部を構成する材料は、後述するように多くのセラミックス材料から選定することが出来、限定されるものではないが、好ましくは酸化ジルコ

ニウムである。基体部を薄肉にした場合に、より機械的強度が大きく靱性が高く出来る上に、作動部を構成する圧電／電歪材料及び電極材料との反応性が小さいためチタン元素の添加効果を有効に利用出来るからである。

【0020】 基体部の厚さは、限定されるものでないが、好ましくは $50\mu\text{m}$ 以下、より好ましくは $20\mu\text{m}$ 以下、更に好ましくは $2\sim10\mu\text{m}$ 程度で薄厚の基体部を支持するためにキャビティ構造であってもよい。これは、製造方法に基づく厚さであり、後述するように、予めチタン元素を含有した材料を基体部に用いるのではなく、電極膜から熱処理により拡散させる場合には、上記厚さがチタン元素を基体部の深さ方向に実質的に均等に存在させるに好ましいからである。

【0021】 作動部の電極膜を構成する材料は、後述するように多くの導体材料から選定することが出来、限定されるものではないが、白金を主成分とする材料で構成されることが好ましい。何故ならば、圧電／電歪材料との高温時の反応性が小さく、又、融点が高く高温でも安定性が高いからである。特に、最下層の電極膜には酸化チタンを含む白金を採用することが好ましい。基体部とともに最下層の電極中にもチタン元素を微量含有させることで、作動部の変位特性が、より向上するからである。又、電極膜は少なくとも基体部と接する最下層において緻密質であることが好ましい。電極膜の厚さは、変位量を確保するために薄いことが好ましい。通常は $15\mu\text{m}$ 以下で設計され、より好ましくは $5\mu\text{m}$ 以下である。

【0022】 作動部の圧電／電歪膜の1層当たりの厚さは、より低電圧で大きな変位を得ることが出来るように薄いことが好ましく、 $100\mu\text{m}$ 以下で設計される。より好ましくは $3\sim30\mu\text{m}$ 程度である。又、圧電／電歪膜型素子の作動部では、複数の圧電／電歪膜を積層する場合に、徐々に薄くして形成することが好ましく、例えば、下から n 番目の圧電／電歪膜の厚さ t_n が、

$$t_n \leq t_{n-1} \times 0.95$$

を満たすように形成することが好ましい。何故ならば、圧電／電歪膜の歪み量は、印加電界が高い程、即ち、同じ駆動電圧では、圧電／電歪膜の厚さが薄い程大きくなるので、上部に形成される圧電／電歪膜を薄くして、下部に形成される圧電／電歪膜より大きく歪むようにすることにより、曲げ効率を高め、屈曲変位を

より有効に発現することが可能となるからである。

【0023】 作動部は、圧電／電歪膜を2～4層有する態様が好ましい。圧電／電歪膜の1層当たりの厚さを例えば $30\mu\text{m}$ 以下と薄くして、これを2～4層積層することにより、より厚い高アスペクト比の作動部が得ることが出来る。このような作動部は、圧電／電歪膜1層当たりの厚さが同じで圧電／電歪膜が1層だけの作動部と比較すると、屈曲変位する部分に高い剛性が得られるので、応答速度がより速くなる。又、複数の圧電／電歪膜に変位を生じるので全体として大きな発生力が得られ、高剛性でありながら相対的に大きな変位を得られる。更に、作動部トータル厚さが同じで1層当たりの厚さが厚く圧電／電歪膜が1層だけの作動部と比較すると、同一駆動電圧における電界強度がより高くなり、相対的に大きな変位と発生力を得ることが可能である。

【0024】 尚、本発明に係る圧電／電歪膜型素子において、作動部を構成する圧電／電歪膜は、用途により変わり得るが一般にアクチュエータとして使用される場合には、その特性は、圧電定数で、 $|d_{31}|$ が $50\times 10^{-12}\text{m/V}$ 以上である膜を採用することが好ましい。より好ましくは、 $|d_{31}|$ が $100\times 10^{-12}\text{m/V}$ 以上の膜である。又、圧電／電歪膜と称しているが、本明細書において圧電／電歪膜として用いられる材料は、狭義の意味での、印加電界に概ね比例した歪み量を発生する圧電効果、印加電界の二乗に概ね比例した歪み量を発生する電歪効果を発現する材料に限定されず、強誘電体材料全般に見られる分極反転、反強誘電体材料に見られる反強誘電相－強誘電相転移、等の現象を発現する材料を含む。又、分極処理が必要か否かによっても限定されない。

【0025】 続いて、以下に本発明に係る圧電／電歪膜型素子を、適宜、図面を参照しながら、より具体的に説明する。先ず、実施態様について説明する。

【0026】 図1及び図2は、本発明に係る圧電／電歪膜型素子の実施態様の一例を示す断面図である。又、図5は、本発明に係る圧電／電歪膜型素子の構造を説明するための図であり、1つの基体部に複数の作動部が備わり、且つ、基体部が積層構造をなす場合の分解斜視図である。

【0027】 図1に示す圧電／電歪膜型素子11は、セラミックスで構成される基体部44と、基体部44と一体的に形成された作動部78とで構成される。

基体部４４は、限定されるものではないが、下記の通り歩留まりが向上することから、複数の薄い平板状のセラミックスプレートが積層した構造を呈していることが好ましい（図５参照）。焼成して基体部となるグリーンシートは柔軟性を有するため、もともと取り扱いが難しく、例えば、焼成炉への搬入時において支持方法を慎重に行わないと、自重によって歪みが生じ破損したり、焼成後に変形したりし易いといった問題がある。複数のセラミックスプレートを積層した構造は、より剛性が高められるため、取り扱いに起因する不良品の発生を抑えることが可能である。

【００２８】 基体部４４の内部には、図１に示されるような連通用孔部７２、７４を造じて外部と連通するキャビティ４６が形成されている。このキャビティ４６は、例えば、図５に示すように、水平断面形状が概ね矩形である開口部７６が形成されたセラミックスプレートを、連通用孔部７２、７４を有するセラミックスプレートを含む他のセラミックスプレートで重ね合わせて得ることが出来る。

【００２９】 圧電／電歪膜型素子１１は、図１に示されるように、基体部４４の連通用孔部７２、７４が形成された面とは反対側の外面であって、基体部４４の内部に形成されたキャビティ４６に対応する位置に、作動部７８を有している。その作動部７８は、図中において下から順に、下部の電極膜７７、圧電／電歪膜７９、上部の電極膜７５からなり、膜形成法によって形成される。

【００３０】 このような構造の圧電／電歪膜型素子１１において、下部の電極膜７７と上部の電極膜７５との間に通電すると、圧電／電歪膜７９に電界作用が生じ、その電界に基づいて圧電／電歪膜７９の電界誘起歪みが誘起され、その横効果によって基体部４４に垂直方向の屈曲変位や発生力が発現せしめられる。

【００３１】 図２に示されるように、圧電／電歪膜型素子１１は、基体部４４の一部として振動板６６を有する。振動板６６は、その一面に作動部７８が設けられ他面がキャビティ４６に対面してなり、薄肉であることから、作動部７８の生じる歪みに伴い、容易に屈曲する。この振動板６６は、チタン元素が酸化チタン相当量で０．３～４質量％で含有されるセラミックスで構成され、且つ、下部の電極膜７７により投影される投影部６６ａと非投影部６６ｂとからなり、投影

部66aに非投影部66bより多くのチタン元素が含まれている。具体的に例示すれば、投影部66aではチタン元素が酸化チタン相当量で2.5質量%、非投影部66bではチタン元素が酸化チタン相当量で0.4質量%とすることが出来る。尚、基体部44では、振動板66以外の部分を構成するセラミックスに、チタン元素が含有されていてもよく含有されていなくてもよく、限定されるものではない。

【0032】 圧電/電歪膜型素子11では、基体部44の振動板66がチタン元素を含有するセラミックスで構成されることから、既に述べたように、設計によらず圧電/電歪膜に残留する応力を小さく出来るので、焼成状態が安定し、圧電/電歪材料本来の特性が発現し、より高集積な状態であっても大きな変位を得ることが可能である。又、多量生産する場合に変位特性のバラツキが、より少ない。振動板66の厚さとしては、好ましくは50 μ m以下、より好ましくは20 μ m以下、更に好ましくは2~10 μ m程度である。同じく既に述べたように、このような厚さとすることにより、チタン元素を振動板66の厚さ方向に均一に存在させ易く、チタン元素の効果をより有効に利用出来るからである。

【0033】 セラミックスで構成される基体部のチタン元素の含有量は、電子線マイクロアナライザー法（EPMA）により、チタン元素の特性X線の強度を用いて定量することが出来る。具体的な手段は以下の通りである。先ず、作製した圧電/電歪膜型素子を切断し、鏡面研磨して、図1のような断面を得る。そして、電子線の加速電圧15kV、照射電流50nAの条件で、基体部に電子ビームをあて、得られたチタン元素の特性X線の強度を、予め作成した検量線と対比して、基体部中に存在するチタン元素の量を求める。測定は、被検体上においてランダムに5点行い、その平均を定量結果とする。

【0034】 次に、図3を参照して説明する。図3は本発明に係る圧電/電歪膜型素子の他の実施態様を示す図であり、圧電/電歪膜の短手方向から見た断面図である。図3に示す圧電/電歪膜型素子108は、下部の電極膜77及び圧電/電歪膜79の幅が、キャドティ46の幅よりも10パーセント以上狭い、標準的な形態の圧電/電歪膜型素子である。

【0035】 圧電/電歪膜型素子108は、作動部78が2層の圧電/電歪膜

79を含み全5層に積層されていて、作動部のトータルの厚さが同じでも、圧電／電歪膜1層の厚さをより薄く出来るため、同一の駆動電圧でも電界強度がより高くなり、相対的に大きな変位と発生力を得ることが可能である。圧電／電歪膜1層の厚さが薄くなると、その焼成収縮が基体部乃至電極膜によって拘束され、焼成応力が残留し易くなるが、圧電／電歪膜型素子108では、そのような拘束が、より軽減されるので、所望の特性を実現し得る。

【0036】 圧電／電歪膜型素子108は、作動部78における圧電／電歪膜79の積層数が2であるので、幅（通常は水平方向長さ）に対して高さ（通常は垂直方向長さ）の比が大きい、所謂高アスペクト比の作動部を形成することが、先に説明した圧電／電歪膜型素子11の如く圧電／電歪膜が1層の場合より、容易である。高アスペクト比の作動部は、屈曲変位する部分に高い剛性が得られることからより速い応答速度を得ることが出来る上に、複数の圧電／電歪膜に変位を生じるので、全体として大きな発生力を得られ、高剛性でありながら相対的に大きな変位を得ることが可能である。尚、図示しないが、圧電／電歪膜型素子108では、圧電／電歪膜型素子11と同様に、振動板66にはチタン元素が酸化チタン相当量で0.3～4質量%で含有され、且つ、振動板66は下部の電極膜77により投影される投影部と非投影部とからなり、投影部に非投影部より多くのチタン元素が含まれている。

【0037】 次に、図4に示す圧電／電歪膜型素子123は、圧電／電歪膜79が台形状に積み重なっており、電極膜の幅も上部にいくほど狭くなっている圧電／電歪膜型素子である。このような態様は、位置決め精度のマージンが取れるので多層構造を比較的容易に作り易いというメリットを有する。圧電／電歪膜型素子123は、先に説明した圧電／電歪膜型素子108の作動部78が圧電／電歪膜79を2層有するのに対して1層増の3層からなり、尚更に、大きな発生力と大きな変位を得るのに適している。チタン元素含有に係る特徴を有する点は、既に説明した圧電／電歪膜型素子と同様である。

【0038】 図3、図4に示す圧電／電歪膜型素子108、123において、基体部44は薄い複数のセラミックスプレートを積層したものでもよく、1枚の所定の厚さを有するセラミックスプレートを加工してキャビティ46を設けたも

のでもよい。基体部44上には、1又は2以上の複数の作動部78を配列することが出来る。

【0039】 以上、本発明に係る圧電／電歪膜型素子について、図を参照しながら実施形態を説明したが、本発明に係る圧電／電歪膜型素子は、キャビティの有無により限定されるものではない。又、構成要素の形状や配置は特に限定されるわけでない。作動部を構成する各膜は、用途に合わせて如何なる形状及び配置であっても構わない。形状は、三角形、四角形等の多角形や、円、楕円等の円形だけでなく、格子状等の特殊形状であってもよい。基体部の形状は、特に矩形形状に限られるものではなく、円形でも構わず、三角形等の四角形以外の多角形でも構わない。又、先に説明した圧電／電歪膜型素子108、123の如く、基体部の外面側に作動部を配置する態様を採用することが、作製し易く、キャビティ内をより大きく圧力変動させることが出来る点において好ましいが、必ずしも限定されるわけではなく、作動部を基体部内のキャビティ内面側に形成してもよく、双方に形成してもよい。

【0040】 本発明に係る圧電／電歪膜型素子の好ましい態様の一例を挙げれば、概ね矩形であり同じ形の複数の作動部が、同一の基体部上に、同一の基体部内に設けられたキャビティと対になって、一定間隔で同一方向に向けて配列される態様である。そして、用途によっては、それらの配列の集積密度が高いことが望まれる。例えば、インクジェットプリンタのプリントヘッドのアクチュエータとして用いられる場合には、隣り合う圧電／電歪膜型素子どうしの間隔の最短距離は1000 μ m以下であることが望まれ、より望ましくは500 μ m以下のピッチである。このように高集積に配列すると、必然的に圧電／電歪膜型素子が小さくなり、従来、セラミックス基体と圧電作動部との熱処理一体化の際の焼成応力による圧電／電歪膜の特性劣化が問題となっていたが、本発明に係る圧電／電歪膜型素子では、そのような焼成応力は小さくなるため、材料特性を活かした素子設計に応じた変位特性が得られ、インク吐出に支障のない充分な変位を確保することが可能である。

【0041】 次に、本発明に係る圧電／電歪膜型素子を構成する各要素の材料等について個別具体的に説明する。先ず、チタン元素を含有するセラミックスで

構成される基体部について説明する。

【0042】 基体部を構成する材料としては、セラミックスの中で、例えば、酸化ジルコニウム、酸化アルミニウム、酸化マグネシウム、窒化アルミニウム、窒化珪素を、好適に使用出来る。より好ましい材料は酸化ジルコニウムである。又、その酸化ジルコニウムの中でも、完全安定化酸化ジルコニウムを主成分とする材料と部分安定化酸化ジルコニウムを主成分とする材料は、薄肉としても機械的強度が大きいこと、靱性が高いこと、圧電／電歪膜や電極膜の材料との反応性が小さいことから最も好適に採用される。

【0043】 完全安定化酸化ジルコニウムならびに部分安定化酸化ジルコニウムにおいては、以下に示すとおりに安定化処理されたものが好ましい。即ち、酸化ジルコニウムを安定化せしめる化合物としては、酸化イットリウム、酸化イットルビウム、酸化セリウム、酸化カルシウム、及び酸化マグネシウムがあり、少なくともそのうちの一つの化合物を添加、含有せしめることにより、酸化ジルコニウムは部分的にあるいは完全に安定化される。その安定化は種類の化合物の添加のみならず、それら化合物を組み合わせることで添加することによっても、目的とする酸化ジルコニウムの安定化は可能である。

【0044】 それぞれの化合物の添加量としては、酸化イットリウムや酸化イットルビウムの場合にあっては、1～30モル%、好ましくは1.5～10モル%、酸化セリウムの場合にあっては、6～50モル%、好ましくは8～20モル%、酸化カルシウムや酸化マグネシウムの場合にあっては、5～40モル%、好ましくは5～20モル%とすることが望ましいが、その中でも特に酸化イットリウムを安定化剤として用いることが好ましく、その場合においては1.5～10モル%、更に好ましくは2～4モル%とすることが望ましい。又、焼結助剤等の添加物としてアルミナ、シリカ、遷移金属酸化物等を0.05～20wt%の範囲で添加することも好ましい。

【0045】 上記した機械的強度と安定した結晶相が得られるよう、酸化ジルコニウムの平均結晶粒子径を0.05～3 μ m、好ましくは1 μ m以下とすることが望ましい。又、上記のように基体部については、酸化ジルコニウムではない種々のセラミックスも用いることが出来るが、その基体部の構造が複数層のセラ

ミックスプレートからなり、且つ、キャピティを有する構造のような場合には、好ましくは、それら部材は実質的に同一の材料を用いて構成することが、接合部の信頼性、デバイスの強度、製造の煩雑さの低減が図られるので好ましい。

【0046】 チタン元素を少なくとも振動板として機能する部位に存在させるために、基体部を構成するセラミックス材料は、酸化チタンを0.3～4.0質量%、より好ましくは0.4～2.5質量%、添加した材料を用いることが好ましい。添加する酸化チタン原料は、メジアン径で0.05～0.4 μ m又はBET比表面積で5～8m²/gの原料を用いることが好ましい。このような原料を用いることにより、チタン元素を基体部（振動板）に均一に存在させることが出来るからである。尚、チタン元素の源としてはチタンレジネートのような有機チタン化合物であっても構わない。

【0047】 次に、作動部について説明する。作動部を構成する圧電／電歪膜の材料としては、圧電若しくは電歪効果等の電界誘起歪みを起こす材料であれば、問われるものではない。結晶質でも非晶質でもよく、又、半導体やセラミックスや強誘電体セラミックス、あるいは反強誘電体セラミックスを用いることも可能である。用途に応じて適宜選択し採用すればよい。

【0048】 具体的な材料としては、ジルコン酸鉛、チタン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、アンチモンスズ酸鉛、マンガンタングステン酸鉛、コバルトニオブ酸鉛、チタン酸バリウム、チタン酸ナトリウムビスマス、ニオブ酸カリウムナトリウム、タンタル酸ストロンチウムビスマス等を単独であるいは混合物として含有するセラミックスが挙げられる。特に、高い電気機械結合係数と圧電定数を有し、圧電／電歪膜の焼結時において、セラミックスで構成される基体部との反応性が小さく、安定した組成のものが得られる点において、ジルコン酸チタン酸鉛（PZT系）、及び、マグネシウムニオブ酸鉛（PMN系）を主成分とする材料、若しくは、チタン酸ナトリウムビスマスの主成分とする材料、更には、チタン酸鉛－ジルコン酸鉛－マグネシウムニオブ酸鉛の三成分固溶系組成物を主成分とし、それに酸化ニッケルと酸化珪素を添加した材料が好適に用いられる。

【0049】 更に、上記材料に、ランタン、カルシウム、ストロンチウム、チ

リブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン、セリウム、カドミウム、クロム、コバルト、アンチモン、鉄、イットリウム、タンタル、リチウム、ビスマス、スズ等の酸化物等を、単独で若しくは混合して、添加したセラミックスを用いてもよい。例えば、主成分であるジルコン酸鉛とチタン酸鉛及びマグネシウムニオブ酸鉛にランタンやストロンチウムを含有させることにより、圧電界や圧電特性を調整可能となる等の利点を待られる場合がある。

【0050】 作動部の電極膜の材料については、室温で固体であり、後述する製造工程に示す焼成温度程度の高温酸化雰囲気能耐えられ、導電性に優れた金属で構成されていることが好ましい。例えば、アルミニウム、チタン、クロム、鉄、コバルト、ニッケル、銅、亜鉛、ニオブ、モリブデン、ルテチウム、パラジウム、ロジウム、銀、スズ、タンタル、タングステン、イリジウム、白金、金、鉛等の金属単体、若しくは、これらの合金が用いられ、更に、これらに圧電／電歪膜、あるいは、上記した基体部と同じ材料を分散させたサーメット材料を用いてもよい。より好ましい材料は白金である。

【0051】 チタン元素を基体部に含有させるために、少なくとも最下層電極の材料としては、酸化チタンを0.1～10.0質量%、より好ましくは0.3～8.0質量%、添加した材料を用いる。このような材料からなる電極を熱処理することによってチタン元素を基体部側に拡散させ、基体部（振動板）にチタン元素を存在させるようにすることが出来る。添加する酸化チタン原料は、メジアン径で0.05～0.4 μ m又はBET比表面積で5～8m²/gの原料を用いることが好ましい。酸化チタンを電極材料と均一に混合することが出来、導体膜の膜質、導電性や、基体部との接合一体化にかかる強度等に大きな影響を与えることなく、電極を形成することが可能である。又、この最下層電極の材質は緻密質な材料を用いることが好ましい。これは、圧電／電歪体の電界誘起歪みを効率よく屈曲変位に変換することが出来るという事情による。

【0052】 ところで、作動部における電極膜の材料選定は、圧電／電歪膜の形成方法に依存することがある。例えば、図3に示す本発明に係る圧電／電歪膜型素子108においては、セラミックスで構成される基体部44上に下部の電極膜77を形成した後、その電極膜77の上に圧電／電歪膜79を焼成により形成

する場合には、電極膜 7 7 には、その圧電／電歪膜 7 9 の焼成温度においても変化しない白金等の高融点金属を使用する必要がある。中間の電極膜 7 3 も同様である。しかし、圧電／電歪膜 7 9 を形成した後に、圧電／電歪膜 7 9 上に形成される上部の電極膜 7 5 には、低温で電極膜形成を行うことが出来るので、アルミニウム、金、銀等の低融点金属を使用することも可能である。電極膜の厚さは、少なからず作動部の変位を低下させる要因となり得るので、特に、圧電／電歪膜を焼成した後に電極形成する場合には、上部の電極膜 7 5 及び中間の電極膜 7 3 については、焼成後に緻密でより薄い膜が得られる有機金属ペースト、例えば、金レジネートペースト、白金レジネートペースト、銀レジネートペースト等の材料を用いることが好ましい。

【0053】 続いて、本発明に係る圧電／電歪膜型素子の第 1 及び第 2 の製造方法について説明する。本発明に係る圧電／電歪膜型素子の製造方法は、基体部と、基体部上に設けられ圧電／電歪膜と電極膜とで構成される作動部と、を備え、作動部は、その最上層及び最下層が電極膜になるように、圧電／電歪膜と電極膜とが交互に積層され、且つ、作動部と基体部とが焼成により一体化され、基体部が、チタン元素を含有するセラミックスで構成される圧電／電歪膜型素子の製造方法である。基体部をチタン元素が含有されたセラミックスで構成するための手段の違いにより、基体部と接する最下層の電極膜の材料として酸化チタンを 0.3～8 質量％含有する導体材料を用い熱処理によって基体部にチタン元素を含有させる方法（第 1 の製造方法）と、基体部を構成するセラミックス材料として予め酸化チタンを含有する材料を用いる方法（第 2 の製造方法）の 2 つがある。

【0054】 本発明に係る圧電／電歪膜型素子を作製するにあたり、この 2 つの方法の何れかを用いてもよく、併用しても構わない。併用とは、即ち、基体部を構成するセラミックス材料として予め酸化チタンを含有する材料を用いつつ、基体部と接する最下層の電極膜の材料として酸化チタンを 0.3～8 質量％含有する導体材料を用いて熱処理によって基体部にチタン元素を含有させる方法である。

【0055】 以下、第 1 の製造方法に基づき、本発明に係る圧電／電歪膜型素子を作製する過程について、具体的に説明する。先ず、基体部の作製工程につい

て説明する。セラミックスで構成される基体部に対しては、グリーンシート積層法を用いて製造することが好ましい。本発明に係る圧電／電歪膜型素子では、一体化されるべき基体部と作動部との接合信頼性がアクチュエータの特性を左右する非常に重要なポイントになるが、基体部を一体的に成形することが可能なグリーンシート積層法は、各部材の接合部の経時的な状態変化が殆ど生じないため、接合部位の信頼性が高く、且つ、剛性確保に容易な方法だからである。又、グリーンシート積層法は、生産性や成形性に優れるため、所定形状のアクチュエータを短時間に、再現性よく作製することを可能とするからである。

【0056】 グリーンシート積層法による基体部の作製工程は、例えば次の通りである。先ず、酸化ジルコニウム等のセラミックス粉末にバインダ、溶剤、分散剤、可塑剤等を添加混合してスラリーを作製し、これを脱泡処理後、リバースロールコーター法、ドクターブレード法等の方法により所定の厚さを有するグリーンシートを作製する。

【0057】 次に、金型を用いた打ち抜き、レーザー加工等の方法により、グリーンシートを求められる種々の形状に加工する。例えば、図5に示す圧電／電歪膜型素子を作製する場合には、後に作動部78が直接設けられるセラミックスプレートとなるグリーンシート（グリーンシートAとよぶ）を1枚と、長方形の開口部76が少なくとも1個形成され焼成後にセラミックスプレートとなるグリーンシート（グリーンシートBとよぶ）を1枚と、連通用孔部72、74が少なくとも1個ずつ形成され焼成後にセラミックスプレートとなるグリーンシート（グリーンシートCとよぶ）を1枚とを加えて用意する。開口部76の形状は、すべて同一である必要はなく、所望の機能に応じて決定することが出来る。又、連通用孔部72、74が外部空間と連通している限りにおいて、連通用孔部72、74の形状は特に限定されず、例えば、インクジェットプリンタのプリンタヘッドのアクチュエータとして用いる場合には、図5に示すように、連通用孔部72、74毎に個別に外部空間と連通せしめる概ね開口断面が円形の孔部とする。グリーンシートBにおいて、開口部76を並列させて形成することにより複数個の圧電／電歪膜型素子を一度に得ることが可能となる。

【0058】 グリーンシートA、B、Cの積層順序には、特に制限がなく、任

意の順序で積層可能である。例えば、グリーンシートA, B, Cを順次重ね合わせた後に、圧着によりセラミックグリーン積層体を得る方法でもよく、又、グリーンシートA, Bを重ね合わせ、圧着により一体化物を得た後に、この一体化物にグリーンシートCを重ね合わせ、圧着によりセラミックグリーン積層体を得る方法でもよい。

【0059】 グリーンシートは、熱を加えて圧着することで積層性を向上させることが出来る。又、セラミックス粉末、バインダを主体としたペースト、スラリー等をグリーンシート上に塗布、印刷し、接合補助層とすることでも、積層性の向上が図れる。このとき使用するセラミックス粉末は、信頼性確保の点で、グリーンシートに使用されたセラミックスと同一又は類似した組成のものをを用いることが望ましい。

【0060】 グリーンシートA, B, Cの枚数は限定されず、少なくとも各1枚のグリーンシートA, Cと、少なくとも1個の開口部が形成された少なくとも1枚のグリーンシートBとを使用して、セラミックグリーン積層体を作製することが出来る。尚、上記したグリーンシート積層法は、あくまでも例示したものであり、すべてを示したものではなく、例えば、積層数が4以上の場合においても、圧着回数や順序は特に限定されず、セラミックグリーン積層体を用意する方法も、これらに限定されるものではない。

【0061】 セラミックグリーン積層体を得たら、それを焼成してセラミック積層体とする。セラミックグリーン積層体は、1200～1600℃程度の温度で焼成されるが、焼成によって得られたセラミック積層体が意図しない反りを有したものとなる場合がある。その場合には、上記焼成温度に近い温度で、重しを載せて再焼成（以下、反り修正ともいう）して平坦化することが好ましい。重しとしては、平坦なアルミナ等の多孔質なセラミック板を使用することが好ましい。又、反り修正においては、焼成に引き続いた形で実施する他、焼成時に重しを予め載せて、焼成と同時に平坦化する方法を採用することが出来る。

【0062】 セラミックグリーン積層体のみで焼成せずに、後述する膜形成法によってセラミックグリーン積層体上に作動部を形成した後に焼成する手順であっても構わないが、作動部を形成する前に予め焼結してセラミック積層体として

おく手順の方が、より寸法精度が高まり、作動部の反りを抑えることが可能となるので、より好ましい。

【0063】 以上、グリーンシート積層法による基体部の作製工程を説明したが、基体部の作製にかかり上記したグリーンシートを用いた製造方法の他に、成形型を用いた加圧成形法や鋳込成形法、射出成形法やフォトリソグラフィ等を用いて作製することも可能である。

【0064】 次に、作動部の作製工程について説明する。作動部は、薄膜、厚膜等の膜形成法を用いて製造することが好ましい。接着剤を用いることなく作動部と基体部とを一体的に接合することが出来、信頼性、再現性が向上し、集積化が容易となるからである。

【0065】 作動部を構成する圧電／電歪膜及び電極膜は、セラミック積層体の表面にスクリーン印刷法、ディッピング法、塗布法、電気泳動堆積法等の厚膜形成法、又は、イオンビーム法、スパッタリング法、真空蒸着、イオンプレーティング法、化学気相蒸着法（CVD）、メッキ等の薄膜法により、形成することが出来る。そして、上記した膜形成法は、1層当たり1回だけでなく複数回施すことが好ましい。

【0066】 圧電／電歪膜は、厚膜形成法により形成することが、より好ましい。平均粒径0.01～5 μm 、好ましくは0.05～3 μm の圧電／電歪材料（セラミックス粒子）を主成分とするペーストやスラリー、又は、サスペンションやエマルジョン、ゾル等を用いて圧電／電歪膜を形成することが出来、良好な作動特性が得られるからである。又、焼成した圧電／電歪膜の結晶粒の平均粒径は、1～7 μm であることが好ましい。高い圧電特性を得ることが出来るからである。

【0067】 厚膜形成法のうち、特に電気泳動堆積法は、膜を高い密度で、且つ、高い形状精度で形成出来るという利点があり、圧電／電歪膜の形成には好適である。一方、スクリーン印刷法は、膜形成とパターン形成とを同時に出来るため、やはり本発明の製造方法として好ましく採用される。例えば、作動部の圧電／電歪膜の形成手段として、初回にスクリーン印刷法を用い、2回目以降に電気泳動堆積法を用いるといった方法も好適に用いられる。

【0068】 より具体的に、図3に示す本発明に係る圧電／電歪膜型素子108を例にとって作動部の作製工程を説明する。先ず、後に基体部44になるセラミックグリーン積層体を所定条件（好ましくは1200℃～1600℃の温度）で焼成し、その後に、得られたセラミック積層体の表面の所定位置に下部の電極膜77を印刷し、所定条件（好ましくは1200℃～1450℃の温度）で焼成する。下部の電極膜77は基体部と接する作動部の最下層の電極膜であるので、第1の製造方法では、この電極膜の材料として酸化チタンを0.3～8質量％含有する導体材料を用いる。この酸化チタンのチタン元素が焼成（熱処理）により基体部側に拡散し、基体部がチタン元素を含有するようになる。

【0069】 次に、圧電／電歪膜79を印刷し、中間の電極73を印刷してから、所定条件（好ましくは次に印刷する圧電／電歪膜79の焼成温度より0℃～300℃低い温度）で焼成する。更に、圧電／電歪膜79を印刷し、所定条件（好ましくは1100℃～1350℃の温度）で焼成し、上部の電極75を印刷し、所定条件（好ましくは500℃～900℃の温度）で焼成して、作動部78を形成することが出来る。この後に、電極膜を駆動回路に接続するための図示しない電極リードを印刷し焼成すればよい。

【0070】 尚、最初の（下部の）圧電／電歪膜79の印刷～中間の電極73の印刷～焼成の間を繰り返す工程をm回行うことによって、図3の圧電／電歪膜型素子108が2層の圧電／電歪膜79を有するのに対して、 $m+1$ 層の圧電／電歪膜79を有する圧電／電歪膜型素子を形成することが可能である。このとき、中間の電極73の印刷後の焼成温度 T_{m1} は、繰り返し工程を終えた後に、最後に（上部に）形成される圧電／電歪膜79の焼成温度 T_{m2} より0℃～300℃低い温度であることが好ましい。

【0071】 これは、最後に（上部に）形成された圧電／電歪膜79が焼成温度 T_{m2} で1回だけ焼成されるのに対し、中間に形成したの圧電／電歪膜79は焼成温度 T_{m1} で何回か焼成された後に焼成温度 T_{m2} で1回焼成されるので、焼成温度 T_{m1} を焼成温度 T_{m2} より低い温度にすることによって、各圧電／電歪膜の焼成度合いを揃えることが出来るからである。

【0072】 圧電／電歪膜の形成にあたっては、例えばスクリーン印刷手法を

用い、圧電／電歪材料のペーストの流動性を調整することにより、短手方向のパターン端へ近づくに従い膜厚が薄くなるような形態をとることが出来る（図6参照）。又、圧電／電歪膜79の焼成工程において、圧電／電歪膜が短手方向への収縮の程度を調整して、振動板66の中央部がキャビティ46の方向へ屈曲した形状をとることが出来る（図7参照）。更に、圧電／電歪膜79の上部とト部との焼成収縮開始タイミングや焼成収縮量等を調整することにより、基体部44の振動板66をW字形状とすることが出来る（図8参照）。図8に示される振動板66の形状は、図7の如き単純形状に比較して、屈曲変位を発現し易い。これは、圧電／電歪膜が焼成収縮する際の歪みが開放され易く、圧電／電歪材料の特性を劣化させる残留応力が低減されるためと考えられる。

【0073】 又、圧電／電歪膜の短手方向の寸法が短い（概ね200 μ m以下）圧電／電歪膜型素子を作製するにあたり、電極膜を、ト層から上層へ行くに従って幅広にすることにより、上部に形成される圧電／電歪膜を下部に形成される圧電／電歪膜より大きく歪むようにすることが出来る。その結果、曲げ効率が上がり、屈曲変位が有効に発現される。電極膜の幅の差（広くする量）は、電界分布を考慮して最適化することが望ましい。例えば、ある電極膜の下層の電極膜との幅の差は、その電極膜の下層乃至上層の圧電／電歪膜の膜厚の2倍程度が好適である。

【0074】 作動部の焼成は、適当な材料を選択することによって、電極膜及び圧電／電歪膜と電極リードを逐次印刷した後に、1回で一体的に行うことも可能であり、一方、圧電／電歪膜を形成した後に低温で各電極等を設けることも出来る。材料を選択することによって、作動部にかかる圧電／電歪膜又は／及び電極膜の焼成は、最初の電極膜を形成した後から最後の電極膜を形成した後の間において、上記に記載した例によらず任意のときに所望の回数行うことが可能である。何れの方法によっても、基体部と接する作動部の最下層の電極膜に含まれる酸化チタンのチタン元素を、焼成により基体部側に拡散させて、基体部にチタン元素を含有させることは可能である。

【0075】 既に述べたように、セラミックグリーン積層体に、予め作動部を形成しておき、セラミックグリーン積層体と作動部とを同時焼成することも好ま

しい。同時焼成にあたっては、作動部の全構成膜を対象としてもよく、下部の電極とセラミックグリーン積層体のみを同時焼成してもよく、あるいは、上部の電極を除く他の構成膜とセラミックグリーン積層体とを同時焼成してもよく、その他種々の方法が挙げられる。例えば、金型を用いたプレス成形法やスラリー原料を用いたテープ成形法等によって圧電／電歪膜を成形し、これをセラミックグリーン積層体に熱圧着等で積層し、作動部とセラミックグリーン積層体とを同時に焼成することが出来る。この方法では、上記した膜形成法を用いて、圧電／電歪膜に予め電極を形成しておく必要がある。又、セラミックグリーン積層体にスクリーン印刷により作動部の各構成層である電極及び圧電／電歪膜を形成し、同時に焼成することも可能である。

【0076】 圧電／電歪膜の焼成温度は、これを構成する材料によって適宜定められるが、一般には、800℃～1400℃であり、好ましくは1100℃～1350℃である。この場合、圧電／電歪膜の組成を制御するために、圧電／電歪膜の材料の蒸発源の存在下に焼結することが好ましい。尚、圧電／電歪膜とセラミックグリーン積層体を同時焼成する場合には、両者の焼成条件を統一することが必要である。

【0077】 次に、第2の製造方法について説明する。第2の製造方法は、基体部を構成するセラミックス材料として予め酸化チタンを含有する材料を用いる方法であり、先に説明した第1の製造方法のうち、セラミックグリーン積層体を得るためのグリーンシートの作製に際し、全てのグリーンシートの原料として、又は、少なくともグリーンシートAの原料として、酸化ジルコニウム等のセラミックス粉末にバインダ、溶剤、分散剤、可塑剤等の他に、酸化チタンを混合してスラリーを作製し用いること、及び、基体部と接する作動部の最下層の電極膜の材料として酸化チタンを含有する導体材料を用いる必要がないこと、の2点を除いて、第1の製造方法に準じる方法である。従って、第2の製造方法に基づく本発明に係る圧電／電歪膜型素子を作製する過程の具体的な説明は省略する。

【0078】（実施例）以下、本発明の効果を具体的な実施例に基づいて説明する。

【0079】（実施例1）基体部がチタン元素を含有するセラミックスで構成

される圧電／電歪膜型素子を以下のようにして作製し、評価した。

【0080】 図11は作製した圧電／電歪膜型素子110の一部断面を示す図であり、図12は更に部分拡大した断面図である。圧電／電歪膜型素子110は、基体部44の一部である振動板66の上に、作動部78として、図中において下から順に、電極膜77、圧電／電歪膜79、電極膜73、圧電／電歪膜79、電極膜75の全5層を有し、所定の幅の電極膜73、75、77と圧電／電歪膜79とが交互に積層される構成を有する。

【0081】 圧電／電歪膜型素子110の構成要素の材料として、基体部44が部分安定化酸化ジルコニウム、電極膜77は酸化チタンを2質量%添加した白金、電極膜73は白金、2層の圧電／電歪膜79はジルコン酸鉛、チタン酸鉛及びマグネシウムニオブ酸鉛の三元系材料に酸化ニッケルを添加した材料、電極膜75は金、をそれぞれ用いた。

【0082】 先ず、グリーンシート積層法を用いてセラミックグリーン積層体を得て、それを1450℃の温度にて焼成して基体部44を作製した。次いで、焼成済みの基体部44上の所定の位置に、スクリーン印刷法を用いて圧電／電歪膜及び電極膜を形成し、作動部78を作製した。より詳細には、先ず、基体部44に電極膜77を印刷した後に、1300℃で焼成して基体部44と一体化し、その後に、圧電／電歪膜79、電極膜73、圧電／電歪膜79を印刷し、これら3層を一括して1250℃にて焼成し、電極膜77及び基体部44と一体化した。最後に、電極膜75を印刷し、800℃で焼成した。尚、電極膜75及び電極膜77は電氣的に同電位となるようなパターンとした。これら作動部78を構成する電極膜及び圧電／電歪膜の厚さは、焼成後、基体部44に近い側から3 μ m（電極膜77）、5 μ m（圧電／電歪膜79）、2 μ m（電極膜73）、5 μ m（圧電／電歪膜79）、0.2 μ m（電極膜75）とした。尚、当該圧電／電歪膜型素子110における振動板66の断面を、電子線マイクロアナライザー法（EPMA）を用いて、チタン元素の含有量を測定した結果、チタン元素は電極膜77の投影する部位に多く存在し、その含有量は酸化チタン相当で2.0質量%であった。

【0083】 作製した圧電／電歪膜型素子110について、構成要素である圧

電／電歪膜 79 の残留応力を、特開平 6-350155 号公報に開示された方法に従い、評価した。本手法は、圧電／電歪膜型素子 110 に加わる応力が、当該圧電／電歪膜 79 の材料特性を変化させ、比誘電率の増加乃至減少として現れることを利用したものである。具体的には、基体部 44 のキャビティ 46 周囲の厚肉部分にスリットを入れ、そのスリット加工を施す前後の圧電／電歪膜型素子 110 の静電容量から比誘電率を求め、その変化から残留応力を評価した。静電容量の値を表 1 に示す。

【0084】

(表 1)

	静電容量 スリット加工前	静電容量 スリット加工後
実施例 1	330 pF	330 pF
比較例 1	280 pF	330 pF

【0085】 尚、静電容量は、図 13 に示すように 2 つの圧電／電歪膜 79 が並列状態の値である。静電容量は、スリット加工前で設計値 (330 pF) 通りであり、その静電容量から求められた比誘電率は圧電材料のバルク値に極近い 1600 であった。そしてこの静電容量はスリット加工後でも殆ど変化はみられなかった。

【0086】 (比較例 1) 最下層の (振動板 66 寄りの) 電極膜 77 の材料を電極膜 73 と同じく酸化チタンを含まない白金とした以外は、実施例 1 と同様にして圧電／電歪膜型素子 (圧電／電歪膜型素子 120 とよぶ) を作製し、これを実施例 1 と同様な方法で評価した。尚、当該圧電／電歪膜型素子 120 における振動板 66 の断面を、実施例 1 と同様な手法によりチタン元素の含有量を測定した結果、比較例 1 では極めて微量で 0.1 質量% 以下であった。

静電容量の値を表 1 に示す。

【0087】 スリット加工前は、設計値の概ね 15% 減 (280 pF) の静電容量であり、スリット加工後では、設計値 (330 pF) 通りの値となった。

【0088】 (考察) 材料特性と応力の関係を踏まえると、静電容量が設計値

に満たず、且つ、スリット加工により静電容量の値が大きく変化する（増加する）、セラミック基体に酸化チタンを含有しない従来の圧電／電歪膜型素子１２０は、圧電／電歪膜７９に有害な応力が残留しているものと考えられる。つまり、異種材料から構成される（圧電／電歪）作動部において、圧電／電歪膜には膜面方向に圧縮の応力が残留し、この応力が材料特性を低下させているものと推定される。一方、酸化チタンを含有した本発明に係る圧電／電歪膜型素子１１０は、静電容量に変化はなく、圧電／電歪膜７９には焼成中の応力が殆ど残留していないといえる。

【００８９】 以上、説明したように、本発明によれば、接着剤を用いて積層した構造を持たず容易に高集積化が可能であり、尚且つ、アクチュエータ等であれば、同一駆動電圧でより大きな変位が得られ、応答速度が速く、発生力が大きい、優れた圧電／電歪膜型素子が提供され、一方、センサ等であれば、センシングにかかる起電力が大きく、感度の高い圧電／電歪膜型素子が提供される。本発明により提供される圧電／電歪膜型素子は、画質向上の追求に伴い、より小型化、より高集積化が求められている近時のインクジェットプリンタのプリントヘッド用等のアクチュエータとして特に好適である。

【００９０】 又、本発明に係る圧電／電歪膜型素子は、上記特徴を有することから、アクチュエータの他に、トランスデューサや、周波数領域機能部品（フィルタ）、トランス等の振動子、共振子、発振子、ディスプレイミネータ等の能動素子、あるいは、各種センサ用のセンサ素子、コンデンサ素子等としても好適に利用され得る。

請求の範囲

1. 基体部と、前記基体部上に設けられ圧電／電歪膜と電極膜とで構成される作動部と、を備え、前記作動部の変位により作動する圧電／電歪膜型素子であって、前記作動部が、その最上層及び最下層が前記電極膜になるように交互に積層された前記圧電／電歪膜と前記電極膜とを有し、且つ、前記作動部と前記基体部とは焼成により一体化され、

前記基体部が、チタン元素を含有するセラミックスで構成される圧電／電歪膜型素子。

2. 前記基体部は、前記作動部の最下層の電極膜により投影された投影部のチタン元素の含有量が、非投影部のチタン元素の含有量と異なる請求項1に記載の圧電／電歪膜型素子。

3. 前記投影部のチタン元素の含有量が、前記非投影部のチタン元素の含有量より多い請求項2に記載の圧電／電歪膜型素子。

4. 前記基体部が、前記作動部の最上層の電極膜により投影された投影部において、チタン元素を酸化チタン相当量で0.3～4質量%含有する請求項1に記載の圧電／電歪膜型素子。

5. 前記基体部を構成するセラミックスが、酸化ジルコニウムである請求項1に記載の圧電／電歪膜型素子。

6. 前記基体部の厚さが、2～10 μ mである請求項1に記載の圧電／電歪膜型素子。

7. 前記電極膜が、白金を主成分とする材料で構成される請求項1に記載の圧電／電歪膜型素子。

8. 前記電極膜が、少なくとも前記基体部と接する最下層において、緻密質である請求項1に記載の圧電／電歪膜型素子。

9. 前記作動部が、前記圧電／電歪膜を2乃至4層有する請求項1に記載の圧電／電歪膜型素子。

10. 基体部と、前記基体部上に設けられ圧電／電歪膜と電極膜とで構成される作動部と、を備え、前記作動部が、その最上層及び最下層が前記電極膜になるよ

うに交互に積層された前記圧電／電歪膜と前記電極膜とを有し、且つ、前記作動部と前記基体部とは焼成により一体化され、前記基体部が、チタン元素を含有するセラミックスで構成される圧電／電歪膜型素子の製造方法であって、

前記基体部と接する前記最上層の電極膜の材料として酸化チタンを0.3～8質量％含有する導体材料を用い、熱処理によって前記基体部にチタン元素を含有させる圧電／電歪膜型素子の製造方法。

11. 前記電極膜の材料に含有される酸化チタンの平均粒子径が、0.05～0.4 μm である請求項10に記載の圧電／電歪膜型素子の製造方法。

12. 基体部と、前記基体部上に設けられ圧電／電歪膜と電極膜とで構成される作動部と、を備え、前記作動部が、その最上層及び最下層が前記電極膜になるように交互に積層された前記圧電／電歪膜と前記電極膜とを有し、且つ、前記作動部と前記基体部とは焼成により一体化され、前記基体部が、チタン元素を含有するセラミックスで構成される圧電／電歪膜型素子の製造方法であって、

前記基体部が、予め酸化チタンを含有する材料で構成される圧電／電歪膜型素子の製造方法。

開示内容の要約

基体部と基体部上に設けられ圧電／電歪膜と電極膜とで構成される作動部とを備え、作動部の変位により作動する圧電／電歪膜型素子である。作動部が、その最上層及び最下層が電極膜になるように交互に積層された圧電／電歪膜と電極膜とを有し、且つ、作動部と基体部とは焼成により一体化され、基体部が、チタン元素を含有するセラミックスで構成されるという特徴を有する。この圧電／電歪膜型素子は、焼成にかかる残留応力が殆ど存在しないことから、同一駆動電圧で、より大きな変位が得られ、応答速度がより速く、発生力がより大きい。